



# UNIVERSITE DE GRENOBLE INSTITUT POLYTECHNIQUE DE GRENOBLE

Collège Doctoral

ANNEE UNIVERSITAIRE 2010/2011

## AVIS DE SOUTENANCE DE THESE

*[ Pour confirmation des horaires et lieu de Soutenance de la Thèse par le Doctorant  
et diffusion via Internet par le Bureau de Gestion des Thèses du Service Central de Scolarité à une liste pré-établie de destinataires ]*

*Toutes les rubriques mentionnées doivent être obligatoirement renseignées et leur mise en forme respectée, par le Doctorant.*

**Le 18 Novembre 2010 à 10h15**

Soutenance de Monsieur Lionel Cadix, pour une thèse de DOCTORAT de l'Institut polytechnique de Grenoble, spécialité EEATS-MNE, intitulée : **Intégration, caractérisation et modélisation des TSV pour les empilements 3D de puces.**

**Lieu :** Amphithéâtre du pôle montagne, Campus scientifique de l'Université de Savoie – Site de Savoie Technolac, Bourget-du-Lac (Savoie – France)

Thèse préparée dans le laboratoire **IMEP LAHC**, sous la direction conjointe de Mr Bernard Fléchet.

### **RESUME DE THESE (en 10 lignes maximum)**

Les limitations des circuits 2D traditionnels ont récemment poussé les industriels à envisager des évolutions technologiques disruptives surpassant les performances des composants suivant la loi de Moore. Ainsi, l'approche « More Moore » propose de rassembler plusieurs fonctions réalisées dans le même nœud technologique et pérennise l'augmentation de densité d'intégration. Une autre alternative dite « More Than Moore » consiste à assembler des composants hétérogènes issus de technologies matures. L'intégration 3D se situe à mi-chemin entre ces deux approches, entre les SiP (systèmes en boîtiers) et les SoC (systèmes sur puces). Nouveau paradigme en microélectronique, on attend de cette technologie qu'elle surpasse et améliore considérablement les performances des circuits actuels et ouvre de nouvelles perspectives en terme d'intégration hétérogène. Le TSV (Through Silicon Via), courte interconnexion verticale, est le cœur des empilements 3D et doit véhiculer entre les différentes strates toute sorte de signaux. Appréhender ses performances électriques et modéliser son comportement en fonction de la fréquence et des paramètres technologiques sont deux aspects incontournables pour tirer le meilleur de l'intégration 3D. Basé sur les caractérisations en fréquence et des simulations électromagnétiques, ce travail de thèse propose une méthodologie générique aboutissant à un modèle électrique équivalent de tout type de TSV. Une application concrète sur des TSV haute densité démontre la puissance du modèle en terme d'optimisations technologiques, de recommandations au niveau du design, et d'évaluation de l'impact des vias sur le fonctionnement de circuit CMOS.

### **MEMBRES DU JURY**

Gilles Dambrine (IEMN)  
Christophe Muller (IM2NP)  
Antoine Marty (LAAS)  
Bernard Fléchet (IMEP LAHC)  
Cédric Bermond (IMEP LAHC)  
Alexis Farcy (STMicroelectronics)  
David Henry (CEA LETI)  
Youssef Travaly (IMEC)

Fait à Grenoble, le **10 Novembre 2010**