

AVIS DE SOUTENANCE DE THESE

Pour confirmation des horaires et lieu de soutenance de la thèse par le doctorant et diffusion via Internet par le service des études doctorales à une liste préétablie de destinataires

DATE ET HEURE de la soutenance de la thèse : mercredi 16 décembre 2015 à 14h00

Soutenance de **Virginie BROUZET** pour une thèse de DOCTORAT de l'Université Grenoble Alpes,
spécialité : NANO ELECTRONIQUE ET NANO TECHNOLOGIES

Intitulé de la thèse : « Réalisation et étude des propriétés électriques d'un transistor à effet tunnel 'T-FET' à nanofil Si/SiGe horizontal et vertical à grille enrobante »

Lieu de soutenance de la Thèse : Phelma Minatec - 3 Parvis Louis Néel - 38000 Grenoble - salle Amphithéâtre M1

Thèse préparée dans le **laboratoire** : UMR 5129 - LTM - Laboratoire des Technologies de la Microélectronique

sous la direction de Gérard GHIBAUDO, directeur de thèse et Bassem SALEM Co-Directeur.

Membres du jury :

- Gérard GHIBAUDO - Directeur de thèse
- Bassem SALEM - CoDirecteur de thèse
- Costin ANGHEL - Rapporteur
- Abdelkader SOUIFI - Rapporteur
- Thierry BARON - Examineur
- Jean-Luc AUTRAN - Examineur

Résumé de thèse :

La demande d'objets connectés dans notre société est très importante, au vu du marché florissant des smartphones. Ces nouveaux objets technologiques ont pour avantage de regrouper plusieurs fonctions en un seul objet ultra compact. Cette diversité est possible grâce à l'avènement des systèmes-sur-puce (SoC, System-on-Chip) et à la miniaturisation extrême des composants. Les SoC s'intègrent dans l'approche « More than Moore » et demande une superficie importante des puces. Celle-ci peut-être réduite par l'utilisation d'une autre approche appelée « More Moore » qui fut largement utilisée ces dernières années pour miniaturiser la taille des transistors. Cependant cette approche tend vers ses limites physiques puisque la réduction drastique de la taille des MOSFETs (« Metal Oxide Semiconductor Field Effect Transistor ») ne pourra pas être poursuivie à long terme. En outre, les transistors de taille réduite présentent des effets parasites, liés aux effets de canaux courts et à une mauvaise dissipation de la chaleur dégagée lors du fonctionnement des MOSFETs miniaturisés. Les effets de canaux courts peuvent-être minimisés grâce à de nouvelles architectures, telles que l'utilisation de nanofils, qui permettent d'obtenir une grille totalement enrobante du canal. Mais le problème de la puissance de consommation reste un frein

pour le passage au prochain nœud technologique et pour l'augmentation des fonctions dans les appareils nomades. En effet, la puissance de consommation des MOSFETs ne fait qu'augmenter à chaque nouvelle génération, ce qui est en partie dû à l'accroissement des pertes énergétiques induites par la puissance statique de ces transistors. Pour diminuer celle-ci, la communauté scientifique a proposée plusieurs solutions, dont une des plus prometteuses est le transistor à effet tunnel (TFET). Car ce dispositif est peu sensible aux effets de canaux courts, et il peut fonctionner à de faibles tensions de drain et avoir un inverse de pente sous le seuil inférieur à 60mV/dec. L'objectif de la thèse est donc de fabriquer et de caractériser des transistors à effet tunnel à base de nanofil unique en silicium et silicium germanium. Nous présenterons la croissance et l'intégration des nanofils p-i-n en TFET. Puis nous avons étudié l'influence de certains paramètres sur les performances de ces transistors, et en particulier, l'effet du niveau de dopage de la source et du contrôle électrostatique de la grille sera discuté. Ensuite, l'augmentation des performances des TFETs sera montrée grâce à l'utilisation de semiconducteur à petit gap. En effet, nous insérons du germanium dans la matrice de silicium pour en diminuer le gap et garder un matériau compatible avec les techniques de fabrication de l'industrie de la microélectronique. Un modèle de simulation du courant tunnel bande à bande a été réalisé, se basant sur le modèle de Klaassen. Les mesures électriques des dispositifs seront comparées aux résultats obtenus par la simulation, afin d'extraire le paramètre B de la transition tunnel pour chacun des matériaux utilisés. Enfin nous présenterons les améliorations possibles des performances par une intégration verticale des nanofils.

Fait à Grenoble, le *

Le doctorant Virginie BROUZET

* La date sera mise ultérieurement lorsque l'autorisation de soutenance de thèse aura été accordée par la direction du SED

UNIVERSITÉ GRENOBLE ALPES – Communauté d'universités et établissements
Bâtiment les Taillées • 271 rue de la Houille Blanche • DOMAINE UNIVERSITAIRE • 38400 SAINT-MARTIN-
D'HÈRES • FRANCE
Tel. +33 4 76 82 83 84 • E-mail : contact@grenoble-univ.fr